

Sigma-Delta 调制器的设计与仿真

黄锐敏¹, 杨清河², 陈兴², 梅丹丹¹

(1. 华侨大学 信息科学与工程学院, 福建 厦门 361021;
2. 泉州市迈韦通信技术有限公司, 福建 泉州 362005)

摘要: 提出一种基于线性系统分析和仿真拟合的 5 阶数字 Sigma-Delta 调制器的设计方法. Simulink 仿真结果表明:与过采样率为 64 的 4 阶调制器比较,所设计的 5 阶 Sigma-Delta 调制器在过采样率降低到只有 32 的情况下,输出信噪比可以达到 104 dB,比前者改善了 6 dB. 因此,在相同过采样率下,该 5 阶调制器可以得到更宽的信号带宽.

关键词: Sigma-Delta 调制器; 过采样率; 数模转换; 积分非线性

中图分类号: TN 79

文献标志码: A

Sigma-Delta 调制技术提供了在超大规模集成电路(VLSI)上实现极高精度模数和数模转换的手段. 利用过采样和噪声整形算法,解决在传统模数、数模直接转换方式中遇到的转换精度要求与器件失配误差之间的矛盾,以及抑制差分 and 积分非线性引起的误差^[1]. 因而在相同工艺误差条件下,能更有效地提高转换器的精度,即提供更高位数的转换器. 同时,由于具有抗噪声的优点^[2-6],调制技术越来越多地应用在现代的集成整个系统的 VLSI 芯片中. 本文将介绍一种基于线性系统分析和仿真拟合的 5 阶数字 Sigma-Delta 调制器的设计方法.

1 Sigma-Delta 调制器的线性系统模型

Sigma-Delta 调制器和其他转换器一样,通过在时间上采样和幅度上量化来实现模数和数模转换. 由于幅度上的量化,系统对信号的处理不再具有线性,所以整个 Sigma-Delta 调制器属于非线性系统. 但是,如果输入信号为随机信号,量化的级数足够多, Sigma-Delta 调制器的过采样率远远大于 2,或者 Sigma-Delta 调制器整形滤波器系统传输函数 $H(z)$ 的阶数足够高(大于 2),则量化器带来的量化误差将平均分布在量化区间上,从而可以近似为平均分布的量化噪声^[7].

基于这一假设,可以将 Sigma-Delta 调制器等效为线性系统模型,如图 1 所示. 图 1 中: X 为输入信号; Y 为输出信号. 根据梅森公式,可以得到输出信号,输入信号和量化器引起的噪声的关系式,即

$$Y(z) = \frac{L_0}{1-L_1} X(z) + \frac{E(z)}{1-L_1} = H \cdot \frac{G}{H} X(z) + H \cdot E(z)$$

上式中: G 为信号系统传输函数; H 为噪声系统传输函数; L_0 为输入信号环路的系统传输函数; L_1 为噪声整形环路的系统传输函数.

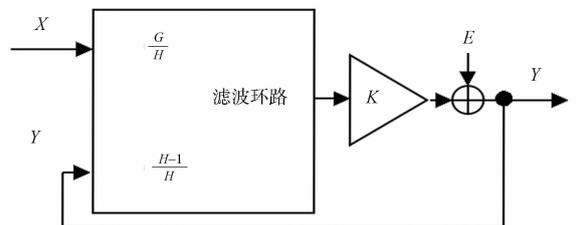


图 1 Sigma-Delta 调制器的线性系统模型

Fig. 1 Linear system model of Sigma-Delta modulator

收稿日期: 2013-09-04

通信作者: 黄锐敏(1971-),男,讲师,博士,主要从事数字信号处理电路的研究. E-mail: huangruimin@hqu.edu.cn.

基金项目: 中央高校基本科研业务费专项基金资助项目,华侨大学科研基金资助项目(12Y0308);福建省泉州市科技计划资助项目(2012Z98)

2 Sigma-Delta 调制器的系统传输函数

$G(z)$ 具有让基带信号通过而滤掉高频噪声的低通特性, 而 $H(z)$ 能有效地将量化噪声转移到高频带. 忽略稳定性的要求, 理想 L 阶调制器的信号传输函数为 $G(z) = z^{-L}$, 噪声传输函数为 $H(z) = (1 - z^{-1})^L$, 相应信号基带内的噪声能量为 $\frac{\Delta^2}{12} \frac{\pi^{2L}}{(2L+1)R_{OS}^{2L+1}}$. 其中: Δ 为量化间隔; 过采样率 $R_{OS} = f_s / (2f)$. 因此, 系统的性能是传输阶数 L 和过采样率 R_{OS} 的函数, R_{OS} 每提高一倍, 基带内的噪声功率降低 $3(2L+1)$ dB, 相当于同样输入信号强度的情况下, 分辨率提高了 $L+0.5$ 位.

根据 Sigma-Delta 调制器的线性系统模型, 可以设计不同的系统环路结构 L_1 , 从而实现噪声系统传输函数 $H(z)$. 级联积分器单环反馈具有结构简单, 运算速度快的特点, 经常被用在数字 Sigma-Delta 调制器的设计中, 如图 2 所示. 对于高于 1 阶的单环反馈调制器是有条件稳定的系统, 所以 $H(z)$ 的最大增益 H_{inf} 一般不能太大, 否则系统无法正常工作. H_{inf} 具体的数值由系统函数的阶数和量化器的量阶决定^[8]. 基于线性系统模型的设计是一种近似方法, 所以得到的系统函数最后需要仿真验证.

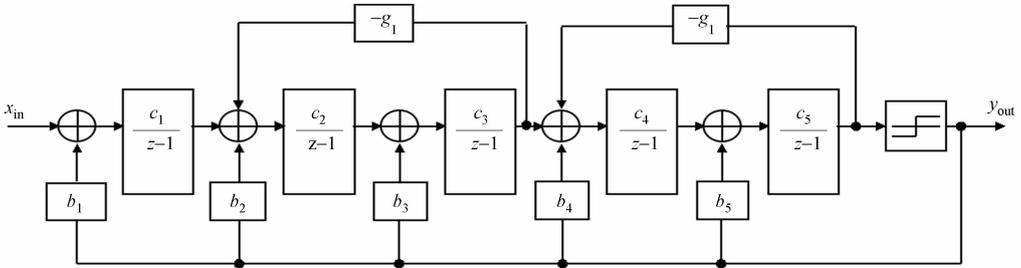


图 2 级联积分器单环反馈结构的 Sigma-Delta 调制器

Fig. 2 Cascaded integrator single-loop feedback structure Sigma-Delta modulator

$H(z)$ 表示为 $H(z) = N(z)/D(z)$, 其中: 有理函数 $N(z)$, $D(z)$ 的根为 $H(z)$ 的零点和极点^[9]. $D(z)$ 是取决于 H_{inf} 大小的 ΠR 滤波器的传输函数, 而 $N(z)$ 由零点的分布决定^[8]. 如果让 $H(z)$ 的零点均匀地分布在基带内, 而不是都处在 $z=1$ 处, 即 $N(z) \neq (z-1)^L$, 则同样增益的 $H(z)$ 可以获得更高的信噪比. 由 Matlab 的线性系统和 Sigma-Delta 调制器设计工具, 可以综合得到一个 5 阶的噪声系统传输函数 $H(z)$, 即

$$H(z) = \frac{N(z)}{D(z)} = \frac{(z-1)(z^2 - 1.9972z + 1)(z^2 - 1.9921z + 1)}{(z - 0.7778)(z^2 - 1.613z + 0.6649)(z^2 - 1.796z + 0.8549)}. \quad (1)$$

另外, 由图 2 的系统结构, 设 $c_{1-5} = 1$, 其噪声环路的系统传输函数 L_1 表达为

$$L_1 = \frac{b_1 + b_2(z-1) + b_3(z-1)^2 + b_4(z-1)((z-1)^2 + g_1) + b_5(z-1)^2((z-1)^2 + g_1)}{(z-1)((z-1)^2 + g_1)((z-1)^2 + g_2)}. \quad (2)$$

由 $L_1 = \frac{H-1}{H} = \frac{N(z)-D(z)}{N(z)}$, 可知

$$N(z) = (z-1)((z-1)^2 + g_1)((z-1)^2 + g_2), \quad (3)$$

$$N(z) - D(z) = b_1 + b_2(z-1) + b_3(z-1)^2 + b_4(z-1)((z-1)^2 + g_1) + b_5(z-1)^2((z-1)^2 + g_1). \quad (4)$$

为了简化数字电路, 实际的零点采用了两个近似: 第一, $N(z)$ 单位圆上的零点采用 L_1 中单位圆外的零点近似逼近; 第二, 为了简化反馈回路的乘法运算, 反馈系数 g_{1-2} 用 2 的负幂次 2^{-M} (M 为正整数) 来近似, 反馈信号的二进制数值只要向左移 M 位, 并舍去低 M 位数字就可以实现相应的系数相乘.

虽然以上近似得到零点不是最优的位置, 但是能大大简化数字系统的实现, 而信噪比的略微下降可以通过提高 H_{inf} 得到补偿. 实际设计中, 通过仿真得到的信噪比选择合适的 M , 可得到 g_{1-2} . 由式(1), (3)可得, $g_1 \approx 2 - 1.9972 = 0.0028 = 2^{-8.48} \approx 2^{-8}$; $g_2 \approx 2 - 1.9921 = 0.0079 = 2^{-6.98} \approx 2^{-7}$.

通过对式(4)左右两端关于 z 各阶幂次对应系数的匹配, 可以得到一组关于 b_{1-5} 的方程, 解方程可以得到以 b_5 为归一化因子的 b_{1-5} 的比例系数. 一般可以根据最后一级积分器精度要求的位数确定 b_5 的数值, 如 $b_5 = 2^8$.

利用各级积分器的量化噪声滤波特性,可以使后级的位数逐级递减,而图 2 中 $c_{1\sim 5}$ 就是各级用来控制递减程度的增益系数. $1/R_{OS} \geq c_{1\sim 5}$. b_5 和 $c_{1\sim 5}$ 确定后, $b_{2\sim 5}$ 的数值即可确定, $g_{1\sim 2}$ 的数值需要考虑 $c_{1\sim 5}$ 而作相应的修正,使最后的环路增益保持不变. 所有系数求出后,每级数字积分器的位数,可以通过 Matlab 的系统模型输入正弦信号仿真得到的最大动态范围来确定.

3 多位 5 阶数字 Sigma-Delta 调制器的设计

对于采样率为 32 的 5 阶数字 Sigma-Delta 调制器的设计,由式(1),(3),以及上述提到的近似规则可得 $g_1 = 2^{-8}$, $g_2 = 2^{-7}$. 由式(4)可以得到计算 $b_{1\sim 5}$ 的方程,求逆后为

$$\begin{bmatrix} 1 & 1 & 1 & 1 & 1 \\ 4(1-g_1) & 3-g_1 & 2 & 1 & 0 \\ 6-g_1 & 3 & 1 & 0 & 0 \\ 4 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} d_1 \\ d_2 \\ d_3 \\ d_4 \\ d_5 \end{bmatrix} = \begin{bmatrix} b'_1 \\ b'_2 \\ b'_3 \\ b'_4 \\ b'_5 \end{bmatrix}. \quad (5)$$

式(5)中: $d_{1\sim 5}$ 为式(4)左端 $N(z) - D(z)$ 多项式 4 至 0 次幂的系数. 由 $c_{1\sim 5} \leq 1/R_{OS} = 2^{-5}$, 可以确定图 2 中的 $c_1 = c_2 = 2^{-5}$, $c_3 = c_4 = 2^{-4}$, $c_5 = 2^{-8}$. 最后,数字 Sigma-Delta 调制器环路反馈系数 $b_{1\sim 5}$ 通过除以归一化因子 b'_5 和 $c_{1\sim 5}$ 得到 $b_5 = \frac{b'_5}{c_5 b'_5} = \frac{1}{c_5}$, $b_4 = \frac{b'_4}{c_4 c_5 b'_5}$, \dots , $b_1 = \frac{b'_1}{c_1 c_2 c_3 c_4 c_5 b'_5}$.

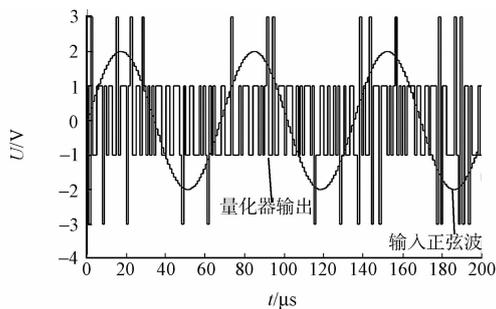
4 仿真结果与比较

将 $c_{1\sim 5}$ 和 $b_{1\sim 5}$ 代入图 2 所示的数字 Sigma-Delta 调制器中,即可得到仿真拟合的 Matlab 模型. 表 1 列出了不同 $H(z)$ 最大增益 H_{inf} 和输入幅度为 A 的正弦波 $A \sin(0.5n/R_{OS})$ 仿真得到的信噪比 R_{SN} . 仿真结果如图 3 所示. 图 3(a) 显示的是数字 Sigma-Delta 调制器的输入和输出波形,图 3(b) 显示的是输出信号的幅度频谱. 由图 3(a) 可知:调制器的输出,同时也是反馈信号在 $\{\pm 1, \pm 3\}$ 之间跳变,具体取值可以通过对末级积分器的高 2 位二进制数判断得到,即采用的是 2 位的量化器.

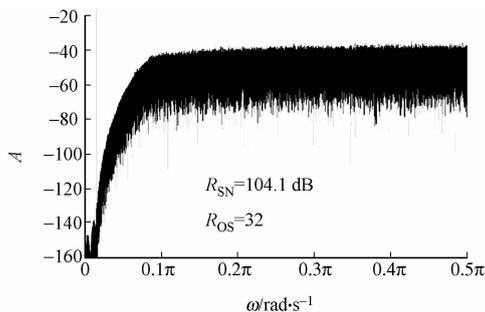
表 1 不同 H_{inf} 和输入幅度 A 仿真结果

Tab. 1 Simulation results of different H_{inf} and input amplitude A

H_{inf}	b_1	b_2	b_3	b_4	b_5	A	R_{SN}/dB
1.8	203 339	710 060	11 936	2 261	28	217.5	98.6
2.0	352 632	109 971	16 102	2 645	28	218.0	101.8
2.5	856 295	222 891	26 246	3 419	28	218.5	104.1



(a) 输入输出波形



(b) 输出信号的幅度谱

图 3 5 阶数字 Sigma-Delta 调制器仿真结果

Fig. 3 Simulation results of the fifth-order digital Sigma-Delta modulator

5 结束语

基于线性系统分析和 Matlab 仿真拟合的 5 阶数字 Sigma-Delta 调制器,能够有效地设计稳定的 Sigma-Delta 调制器. 对于 3 阶和 4 阶的 Sigma-Delta 调制器^[10],当过采样率等于 32 时,其信噪比分别

为 68.0, 73.3 dB; 当过采样率等于 64 时, 其信噪比分别为 84.2, 98.6 dB. 文中设计的 5 阶数字 Sigma-Delta 调制器, 在过采样率降低一半的情况下, 即等于 32 时, 可以获得 104.1 dB 的信噪比, 比 3 阶和 4 阶调制器有大于 5 dB 的改善. 因此, 需要宽带信号 Sigma-Delta 调制器的应用场合, 可以考虑使用 5 阶调制器降低过采样率的要求.

参考文献:

- [1] 傅文渊, 凌朝东. 应用于电流型数模转换器的积分非线性误差优化方法[J]. 华侨大学学报: 自然科学版, 2012, 33(44): 163-167.
- [2] 杨骁, 杨静, 凌朝东, 等. ADSL 中宽带 $\Sigma\Delta$ 调制器的系统设计[J]. 信号处理, 2011, 27(2): 309-312.
- [3] NORSWORTHY S R, SCHREIER R, TEMES G C. Delta-sigma data converters: Theory, design, and simulation [M]. New York: Wiley-IEEE Press, 1996: 165-192.
- [4] FRAPPE A, FLAMENT A, STEFANELLI B, et al. An all-digital RF signal generator using high-speed modulators [J]. IEEE Journal of Solid-State Circuits Oct, 2009, 44(10): 2722-2732.
- [5] HUNG T, RODE J, LARSON L, et al. H-bridge class-d power amplifiers for digital pulse modulation transmitters [C]// Digest of IEEE MTT-S International Microwave Symposium. Hawaii: IEEE Microwave Theory and Techniques Society, 2007: 1091-1094.
- [6] LUSCHAS S, SCHREIER R, LEE H S. Radio frequency digital-to-analog converter[J]. IEEE Journal of Solid-State Circuits, 2004, 39(9): 1462-1467.
- [7] GRAY R M. Quantization noise spectra[J]. IEEE Transactions on Information Theory, 1990, 36(6): 1220-1244.
- [8] SCHREIER R. An empirical study of high-order single-bit delta-sigma modulators[J]. IEEE Tran Circuits and Systems II, 1993, 40(8): 461-466.
- [9] SCHREIER R, TEMES G C. Understanding delta-sigma data converters[M]. New York: John Wiley and Sons Inc, 2004: 219-253.
- [10] HUANG R, LOTZE N, MANOLI Y, On design a high speed sigma delta DAC modulator for a digital communication transceiver on chip[C]// Proceeding of 11th EUROMICRO Conference on Digital System Design Architectures, Methods and Tools. Parma: IEEE Computer Society, 2008: 53-60.

Design and Simulation of a Sigma-Delta Modulator

HUANG Rui-min¹, YANG Qing-he², CHEN Xing², MEI Dan-dan¹

(1. College of Information Science and Engineering, Huaqiao University, Xiamen 361021, China;

2. Quanzhou Maiwei Communication Technology Company Limited, Quanzhou 362005, China)

Abstract: This paper introduce a design method for the fifth-order digital Sigma-Delta modulator based on linear systems analysis and simulation fitting. Simulink simulation result shows that compared to the fourth-order modulator of oversampling ratio of 64, the oversampling ratio of the designed fifth-order modulator reduces to only 32, output signal to noise ratio can reach 104 dB, which improves 6 dB over the former design. Therefore, in the same oversampling ratio, this fifth-order modulator can get wider signal bandwidth.

Keywords: Sigma-Delta modulator; oversampling ratio; digital to analog conversion; integral nonlinearity

(责任编辑: 陈志贤 英文审校: 吴逢铁)