

文章编号: 1000-5013(2012)06-0640-04

CMOS 宽带低噪声放大器的设计

林丽芬^{1,2}, 凌朝东^{1,2}, 杨骁^{1,2}

(1. 华侨大学 信息科学与工程学院, 福建 361021;

2. 厦门市专用集成电路系统重点实验室, 福建 厦门 361008)

摘要: 提出一种利用噪声抵消技术减小热噪声因子的互补金属氧化物半导体(CMOS)宽带低噪声放大器电路.它具有不平衡变换器可转换单端信号为差分信号,无需外接平衡-不平衡变换器,也未采用电感匹配技术,进一步减小了芯片的面积.该低噪声放大器基于 TSMC 0.18 μm RF CMOS 1.8 V 的工艺设计,仿真和验证采用 Cadence 公司的 Spectre 工具.结果表明:在 150~600 MHz 频带内的噪声系数为 3.9 dB,输入匹配参数 S11 小于 -11.7 dB,输入 3 阶截点 IIP3 为 1.03 dBm.

关键词: 低噪声放大器; 宽带; 噪声抵消技术; 不平衡变换器; 互补金属氧化物半导体

中图分类号: TN 492

文献标志码: A

低噪声放大器(low noise amplifier, LNA)是射频接收机前端的重要部分. 它的主要作用是放大接收到的微弱信号, 足够高的增益克服后续各级(如混频器)的噪声, 并尽可能少地降低附加噪声的干扰. LNA 一般通过传输线直接和天线或天线滤波器相连, 由于处于接收机的最前端, 其抑制噪声的能力直接关系到整个接收系统的性能^[1]. 因此, LNA 的指标越来越严格, 不仅要求有足够小的低噪声系数, 还要求足够高的功率增益, 较宽的带宽, 在接收带宽内功率增益平坦度好. 目前, 无线通信技术的正朝着多标准、宽频段的方向发展. 低噪声放大器作为射频无线接收机的第一级, 也必须满足宽频带的要求, 它对整个接收机的性能起至关重要的作用, 特别是对系统的噪声和灵敏度有着决定性的作用^[2-3]. 无线通信技术和互补金属氧化物半导体(CMOS)工艺的迅速发展, 使得越来越多的射频系统单片集成成为可能, 为数字对讲机打开了广阔的应用前景.

本文研究采用噪声抵消技术,减小 CMOS 宽带低噪声放大器的噪声因子.

1 电路结构噪声抵消原理

宽带低噪声放大器噪声抵消原理^[4-9],如图1所示.在图1的电路中,当晶体管 M_1 工作在饱和区时, M_1 的沟道噪声模型可等效为源漏两端间的热噪声电流源,其表达式为

$$I_{\text{n}, \text{M}_1}^2 = 4kT\lambda g_{\text{m}}.$$

在高频处,晶体管 M_1 等效热噪声电流 I_{n,M_1}^2 是整个电路的主要噪声源.因此,通过设计共源级结构来抵消 M_1 的等效热噪声.

在共栅级的输出端,晶体管 M_1 的输出等效噪声电压的表达式为

$$V_{n,M_1,CG}^2 = -I_{n,M_1}^2 R_1^2. \quad (1)$$

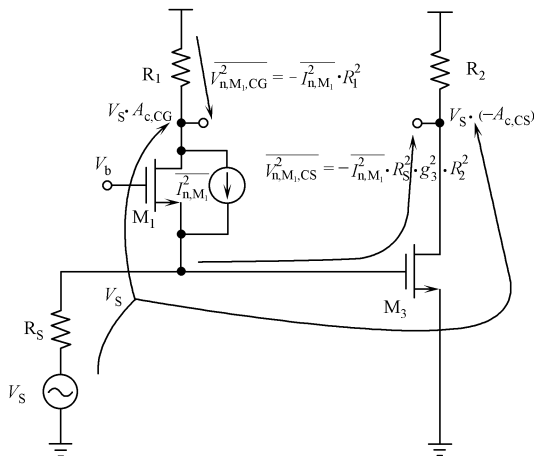


图 1 噪声抵消原理图

Fig. 1 Schematic of noise canceling

收稿日期：2011-08-23

通信作者: 凌朝东(1964-),男,教授,主要从事集成电路和嵌入式系统设计的研究. E-mail: edac@hqu.edu.cn.

基金项目: 国家自然科学基金资助项目(60772164);福建省科技计划项目(2011H6018)

在共源级的输出端, 晶体管 M_1 的输出等效噪声电压为

$$V_{n,M_1,CS}^2 = -I_{n,M_1}^2 R_S^2 g_{M_3}^2 R_2^2. \tag{2}$$

共源级和共栅级的两输出端是差分输出结构, 那么晶体管 M_1 的等效噪声电压可以在两输出端抵消. 噪声电压抵消的条件是

$$V_{n,M_1,CG}^2 = V_{n,M_1,CS}^2. \tag{3}$$

在以上噪声相抵消的条件下, 由式(1), (2), (3)可知, 输入信号的增益为

$$-I_{n,M_1}^2 R_1^2 = -I_{n,M_1}^2 R_S^2 g_{M_3}^2 R_2^2. \tag{4}$$

已知输入匹配的条件为 $R_S = \frac{1}{g_{M_1}}$, 则由此可以得到噪声电压抵消条件的另一种表达式, 即

$$\frac{1}{g_{M_1}} R_S = g_{M_3} R_2. \tag{5}$$

由于 $A_{V,CG} = \frac{1}{g_{M_1}} R_2$, $A_{V,CS} = -g_{M_3} R_2$, 将式(5)写成电压增益的形式, 即

$$A_{V,CG} = -A_{V,CS}. \tag{6}$$

式(6)中: 采用差分输出结构, 输入信号增益为 $2A_{V,CG}$. 从式(3), (6)可知: 设计可以同时满足噪声抵消和输入信号的放大.

2 各个器件的噪声分析

宽带低噪声放大器的具体电路结构, 如图 2 所示. 从图 2 可知: 在电流镜 M_0 和 M_2 的栅极与源级之间接了一个小电容 C_0 , 从而使电路中电流源产生的高频噪声旁路到地, 那么在噪声分析中, M_0, M_2, M_6, M_7 晶体管的高频噪声可以忽略不计.

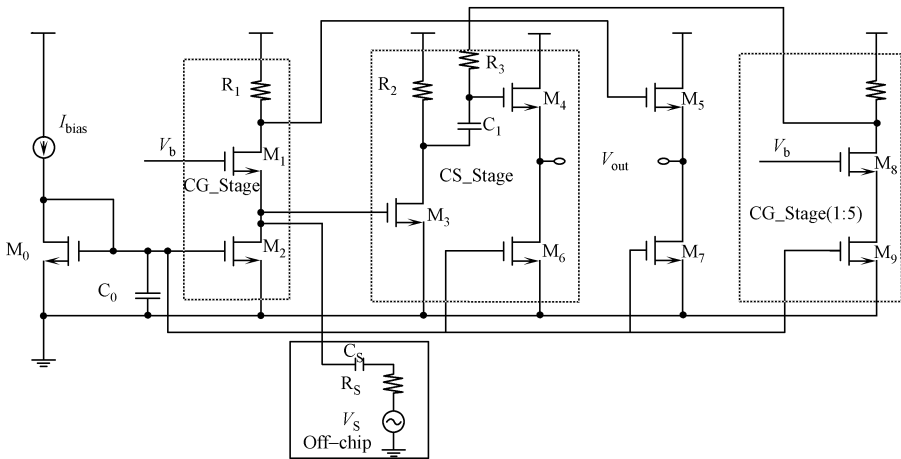


图 2 宽带低噪声放大器电路结构图

Fig. 2 Circuit structure schematic of the wide-band low noise amplifier

在设计中, 晶体管 M_4, M_5 大小要相等, 其栅极上的电压也要相等, 才能满足两缓冲级电路增益输出的平衡性. 引入了一个缩小版的共栅级电路(图 2 最右边虚线框), 从而满足了晶体管 M_4, M_5 的栅极电压精确相等的条件. 这个缩小版的共栅级电路是主电路中共栅级电路的复制品, 其中 M_8 的尺寸大小只有主电路中 M_1 的十分之一, 所以 M_8 对整个电路引入的噪声可以忽略不计. M_4, M_5 处于电路结构的第 2 级, 其产生的等效输入噪声电压较小, 所以 M_4, M_5 的噪声也可以忽略不计. M_1 的热噪声可以通过噪声抵消技术在输出端抵消.

由以上的分析可知, 整个电路的噪声因子主要由 R_1, R_2, M_3 的热噪声决定.

1) R_1 引起的噪声因子为

$$F_{R_1} = \frac{4kTR_1/A_{V,CG}^2}{4kTR_S} = \frac{R_S}{R_1}; \tag{7}$$

2) R_2 引起的噪声因子为

$$F_{R_2} = \frac{4kTR_2/A_{V,CS}^2}{4kTR_S} = \frac{1}{R_S \cdot R_2 \cdot g_{M_3}^2}; \tag{8}$$

3) M_3 引起的噪声因子为

$$F_{M_3} = \frac{4kT \cdot \frac{\gamma}{\alpha} \cdot \frac{1}{g_{M_3}}}{4kTR_S} = \frac{\gamma}{\alpha} \cdot \frac{1}{g_{M_3} R_S}, \tag{9}$$

因此,由式(5),(6),(7)可得总的噪声因子为

$$F = 1 + \frac{R_S}{R_1} + \frac{1}{R_S \cdot R_2 \cdot g_{M_3}^2} + \frac{\gamma}{\alpha} \cdot \frac{1}{g_{M_3} R_S}. \tag{10}$$

由式(10)可知:在整个电路设计中各个器件大小的选取决定了整个电路噪声因子的大小.设计中,首先满足输入阻抗匹配, M_1 的跨导为

$$g_{M_1} = 1/R_S.$$

其次,满足噪声抵消条件,也即满足式(5).设计过程中对噪声、增益、功耗折中考虑,具体方案为

$$\left. \begin{aligned} g_{M_1} &= 1/R_S, & R_1 &= 6R_S, \\ R_2 &= 1.2R_S, & g_{M_3} &= 5/R_S. \end{aligned} \right\} \tag{11}$$

3 仿真结果与分析

基于 TSMC 0.18 μm RF CMOS 1.8 V 的工艺设计宽带低噪声放大器,并采用 Cadence 软件 Spectre RF 仿真器进行仿真,结果如图 3 所示.

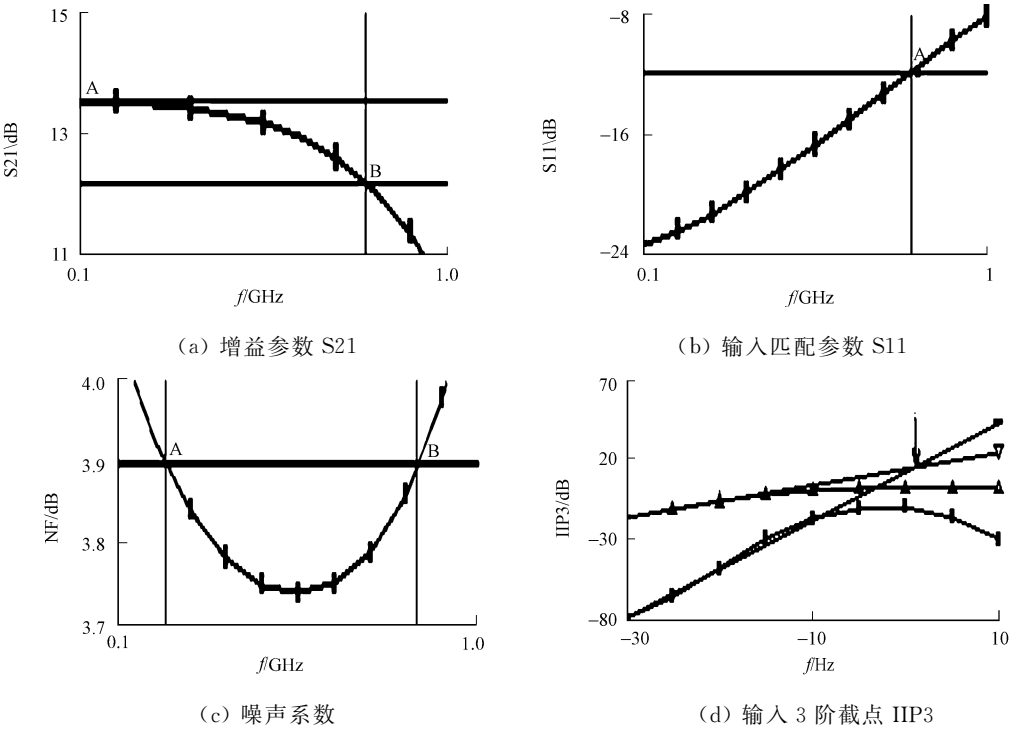


图 3 宽带低噪声放大器仿真图

Fig. 3 Simulation results of the wide-band low noise amplifier

从图 3(a)可知:在 100~600 MHz 频带内,宽带低噪声放大器增益参数 S21 为 (12.9 ± 0.7) dB.由于在仿真过程中用 50 Ω 的输出端口做输出匹配仿真,而差分的输出结构在实际应用中没有负载连接,直接和混频器相连,所以实际电压增益要增加 6 dB,实际的电压增益为 (18.9 ± 0.7) dB,−3 dB 的增益带宽为 900 MHz.

从图 3(b)可知:宽带低噪声放大器的输入匹配参数 S11 小于−11.7 dB.

从图 3(c)可知:在 150~600 MHz 频带内,宽带低噪声放大器的噪声因子小于 3.9 dB.在低频处和

较高频处噪声系数较高,原因是低频处晶体管闪烁噪声为主要噪声,闪烁噪声与工艺有关,很难抵消;而在高频处增益下降,噪声抵消减弱.

从图 3(d)可知:宽带低噪声放大器电路线性度较好,输入 3 阶截点 IIP3 为 1.03 dBm.

4 结论

提出的宽带低噪声放大器有如下 3 个主要特点:1) 采用噪声抵消技术,降低整个系统的噪声因子;2) 在输入匹配设计中没有采用电感匹配,使得整个电路的输入频带较宽,减小了芯片面积;3) 差分的输出结构使低噪声放大器和混频器之间无须连接平衡-不平衡变换器.

因此,系统噪声系数低、频带宽、线性度高、成本低,和后续的数字处理模块能够很好地完成射频系统单片集成.

参考文献:

[1] 凌朝东,黄群峰,张艳红,等. 脑电信号提取专用电极芯片的设计[J]. 华侨大学学报:自然科学版,2007,28(3):260-263.

[2] 王峥,周以国,郭俊栋. 宽带低噪声放大器 ADS 仿真与设计[J]. 现代电子技术,2010,33(14):10-13.

[3] 马世玺. 0.9-2.5 GHz 宽带 CMOS 低噪声放大器研究与设计[D]. 武汉:华中科技大学,2009:2-5.

[4] STRÖM T. Wideband Inductor-less LNA with resistive feedback and noise cancellation[EB/OL]. [2010-03-01] [2010-11-16] <http://publications.lib.chalmers.se/records/fulltext/125027.pdf>.

[5] BLAAKMEER S C, KLUMPERINK E A M, NAUTA B. Wideband CMOS low noise amplifier including an active balun[C]//Proc 18th Annual Workshop on Circuits, Systems and Signal Processing. Netherlands:Veldhoven,2007:9-13.

[6] BLAAKMEER S C, KLUMPERINK E A M, NAUTA B. An inductorless wideband balun-LNA in 65 nm CMOS with balanced output[C]//IEEE Solid State Circuits Conference. München:IEEE Press,2007:364-367.

[7] LIAO Chih-fan, LIU Shen-ian. A Broadband noise-canceling CMOS LNA for 3.1-10.6-GHz UWB receivers[J]. IEEE Journal of Solid-State Circuits,2007,42(2):161-164.

[8] ANDERSSON S, CAPUTA P, SVENSSON C. A tuned, inductorless, recursive filter LNA in CMOS[C]//IEEE Solid State Circuits Conference. Florence:IEEE Press,2002:351-354.

[9] MIN C H, YOUNG J P, YUN S E. A 3-5 GHz non-coherent IR-UWB receiver[J]. Semiconductor Technology and Science,2008,8(4):277-282.

Design of Low Noise Amplifier in Wide-Band CMOS

LIN Li-fen^{1,2}, LING Chao-dong^{1,2}, YANG Xiao^{1,2}

(1. College of Information Science and Engineering, Huaqiao University, Xiamen 361021, China;
2. Key Laboratory of ASIC and System of Xiamen, Xiamen 361008, China)

Abstract: In this paper, a wide-band complementary metal oxide semiconductor (CMOS) with low noise amplifier is presented, in which the noise-canceling technique is exploited to reduce the thermal noise of input transistor. The LNA combining with active balun can convert the single-ended signal into differential signals, so off-chip balun is not needed. Furthermore, the LNA is inductor-less, which can reduce chip area. The LNA is designed in TSMC 0.18 μm RF CMOS process with 1.8 V supply voltage, simulated and verified by using the Spectre tools of Cadence. The simulation results show that the noise figure is less than 3.9 dB, the input match is less than -11.7 dB rang from 150 MHz to 600 MHz and IIP3 is 1.03 dBm.

Keywords: low noise amplifier; wide-band; noise canceling technique; unbalanced transformer; complementary metal oxide semiconductor