

文章编号: 1000-5013(2011)01-0035-04

# 四路视频和音频信号的光纤传输系统设计

林琳, 王加贤, 凌朝东

(华侨大学 信息科学与工程学院, 福建 泉州 362021)

**摘要:** 利用可编程式逻辑器件、并串转换器和串并转换器及光收发器,设计一个专用的数字光纤传输系统. 将多路模拟基带信号的视频和音频进行数字化,形成高速数字流;然后,在现场可编程门阵列(FPGA)上对高速数字流进行时分复用,并通过并串转换器转换为串行数字流,送到光发射器;最后,通过光发射器发射耦合进入光纤传输.接收端则进行相反的操作,还原出原来的模拟基带信号.实验证明,系统工作性能稳定可靠,实时传输效果好.

**关键词:** 光纤传输;模/数转换;数/模转换;时分复用;视频信号;音频信号

**中图分类号:** TN 919.6<sup>+</sup>4; TN 818 **文献标识码:** A

随着数字化技术的飞速发展,传统的模拟光传输技术已经不能满足人们对传输质量和传输容量的要求.传统的视频、音频信号是利用电缆传输的,传输抗干扰能力差,在传输和存储过程中会受到各种干扰和引入各种噪声,并且经多次传输后,会不断积累噪声<sup>[1]</sup>.相比较于传统的电缆传输,光纤传输数字信号具有损耗极低、中继距离长、频带极宽、传输容量很大和抗电磁干扰性能好等优点.本文将现场可编程门阵列(Field-Programmable Gate Array, FPGA)、数字技术和光纤传输技术相结合,研制一种基于光纤传输的无压缩四路数字视音频传输系统.

## 1 设计原理

数字光纤传输系统是基于时分复用技术,在一根光纤中实现四路视频、四路音频传输,其框图如图 1 所示.

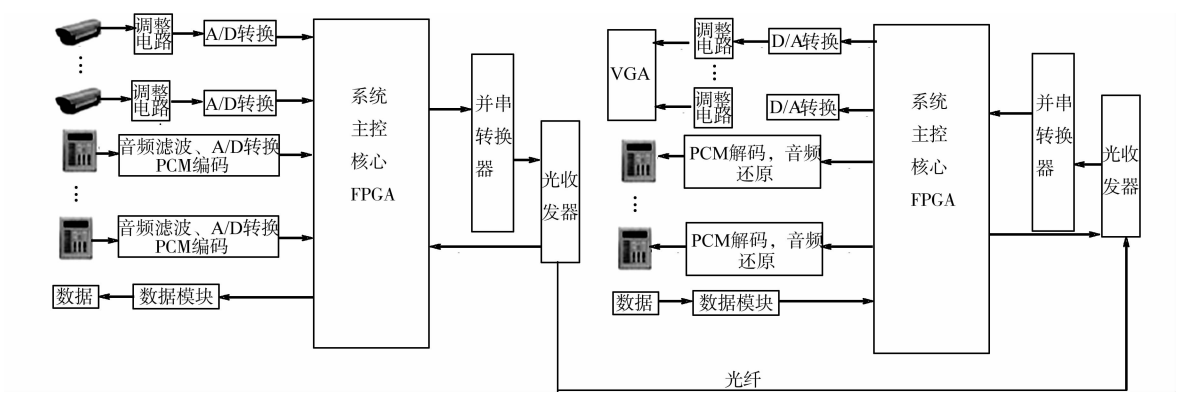


图 1 数字光纤传输系统框图

Fig. 1 Diagram of digital optical fiber transmit system

在发送端,发送机将摄像机采集到的模拟视频信号经过视频放大、钳位、滤波、模/数(A/D)转换成数字信号;同时,将麦克风采集到的音频信号经过放大、滤波、模/数转换为数字信号.在采样时钟的控

制下,将数字视频和音频信号送入 FPGA 进行时分复用,然后将复用的信号送入 TLK1501 并/串转换芯片进行并串转换,串接后的信号经光收发器发送到光纤上<sup>[2]</sup>.

在接收端,光收发一体模块将光纤中送来的光信号转换成电信号.即首先将电信号送到 TLK1501 串/并转换芯片中进行串并转换;然后,将转换的并行信号经 FPGA 转换成四路视频、四路音频;最后,把数字音、视频信号进行数/模(D/A)转换.经调整电路(包括音视频放大,视频滤波等)后,数字音、视频信号又变成原来的模拟音、视频信号.

2 硬件设计

2.1 视频放大电路

图 2 为视频放大电路.主要目的是,在模/数转换前放大输入的模拟视频信号,使其电压幅值满足模/数转换器的电压输入范围,以提高模/数转换精度.由于 EL5166 有 1.4 GHz 的带宽,6 000 V · ms<sup>-1</sup> 的转换频率,以及在 20 MHz 下 70 dB 的第 2 谐波失真,故可用于高速视频信号的放大.

2.2 低通滤波电路

中国电视的相关标准规定,视频信号的频率范围是 0~6 MHz.因此,采用低通滤波器(LPF),可使视频频带范围内的信号顺利通过,抑制其他带外高频信号、干扰和噪声信号,避免抽样后信号频谱的混迭.电路选择七阶切比雪夫型低通滤波器,并且截止频率设定为 6 MHz<sup>[3]</sup>.图 3 为低通滤波电路.

2.3 视频信号的钳位

视频信号中除了包含图像信号之外,还包括了行同步信号、行消隐信号、场同步信号、场消隐信号,以及槽脉冲信号、前均衡脉冲、后均衡脉冲等.因此,若要对视频信号进行采集,就必须准确地把握各种信号间的逻辑关系<sup>[4]</sup>.

LM1881 芯片是美国国家半导体公司生产的针对电视信号的视频同步分离芯片,它是行、场同步信号分离的专用集成电路,可以提取复合视频的行同步、场同步时钟信息.图 4 为视频信号的钳位.

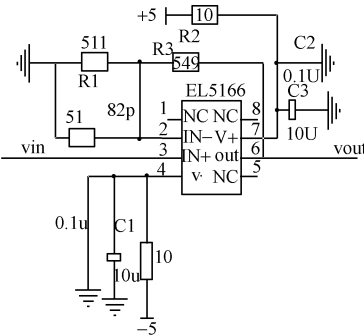


图 2 视频放大电路

Fig. 2 Video amplifier circuit

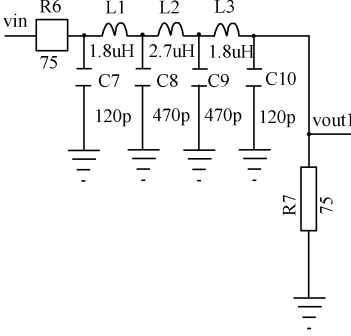


图 3 低通滤波电路

Fig. 3 Low-pass filter circuit

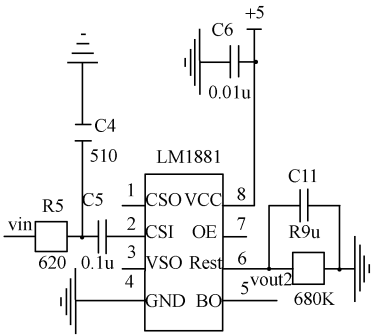


图 4 视频信号的钳位

Fig. 4 Clamp of video signal

2.4 视频信号的模/数转换电路

视频信号的模/数转换电路,如图 5 所示.采用模/数转换芯片 ADC9280,把 LM1881 的色同步信号连接到 ADC9280 的 CLAMP 引脚,滤波输出的信号输入 AIN 引脚. ADC9280 的 8 位并行输出送入 FPGA 数字进行时分复用处理.

2.5 视频信号的数/模转换电路

视频数/模转换电路是视频模/数转换电路的反变换,可将 8 bit 的数字视频信号恢复为模拟视频信号.视频信号

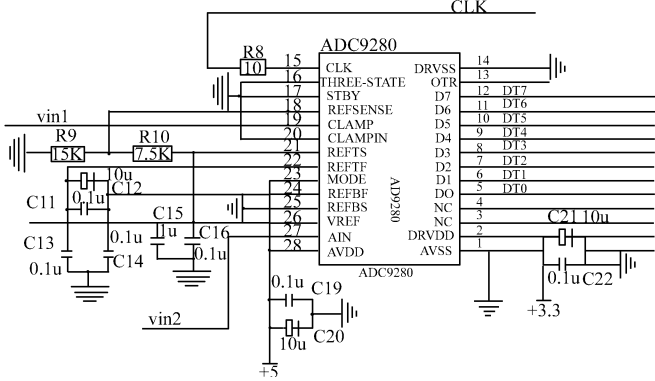


图 5 视频信号的模/数转换电路

Fig. 5 Video signal A/D converter circuit

的数/模转换电路,如图 6 所示.

电路采用美国 Analog 公司的 DA9708 芯片作为视频数/模转换器,用 +3 V 或 +5 V 单电源供电,两路电流输出,转换速率高达 125 MHz,建立时间不大于 35 ns,转换精度为 1/4 LSB. 在 +5 V 电源供电的情况下,其功耗为 175 mW;而在 +3 V 电源供电的情况下,其功耗为 45 mW,并且还具有省电工作模式.

16 脚 REFLO 接 20 脚 ACOM,使用内部参考电压,电压值为 1.2 V;REFLO 接 24 脚 AVDD,17 脚 REFIO 输入外部电压. 系统设计时使用内部参考电压,将 17 脚 REFIO 通过 0.1  $\mu$ F 电容接地;18 脚 FSADJ 为输出电流调节管脚,18 脚接电阻 RSET,通过改变外接电阻 RSET 的大小来改变输出满度电流 IREF.

2.6 音频信号的模/数转换电路

系统传输中的音频信号也要进行模/数转换和模/数转换. 音频信号的模/数转换采用的是 CS5340 芯片,它采用先进的 Delta-Sigma 模数转换结构,支持所有的音频采样频率,24 位的采样精度,电源电压为 +5 V 时,动态范围 101 dB.

2.7 音频信号的数/模转换电路

视频信号的数/模转换采用的是 CS4344,它支持多位数/模转换,内部还有用于音频输出信号的模拟滤波器. 它包含有一个自动速率调节器,可以通过检测当前采样率和芯片时钟频率,在 2~200 KHz 范围内自动调节采样率.

2.8 主控 FPGA 模块

FPGA 是整个系统的核心控制部分. 将经过模/数处理的四路视频数字信号和音频信号复用为 16 bit 并行数据信号,系统的时钟设置为 42 MHz;然后,对时钟进行 3 分频,得到 14 MHz 的分频时钟,对视频、音频信号进行采集. 在分频时钟的上升沿,将发送的四路数字视频信号、数字音频信号锁存进 FPGA 内的视频寄存器、音频寄存器中.

将 42 MHz 时钟先取反,在时钟的第 1 个上升沿通过 16 bit 的输出口将视频寄存器中的第 1,2 路信号输出,在第 2 个时钟上升沿将 3,4 路视频信号输出,在第 3 个时钟上升沿将音频寄存器中的信号输出. 如此过程 循环进行下去,就构成视频信号+视频信号+音频信号的一帧信号. 一帧信号中在第 1 个时钟信号上升沿设置这个帧的同步信号,使此信号为“1”,其他 2 个为“0”<sup>[5]</sup>.

图 7 为 FPGA 仿真时序图. 其中:CLKIN 是系统时钟;RESET 是复位信号,高电平有效;CLKOUT3 是 3 分频时钟,在 CLK1 时隙传输第 1,2 路视频信号,在 CLK2 时隙传输第 3,4 路视频信号,在 CLK3 时隙传输音频信号. 在一帧信号的第 1 时隙将 FLAG 赋为“1”作为帧同步信号,用来供接收端建立同步连接.

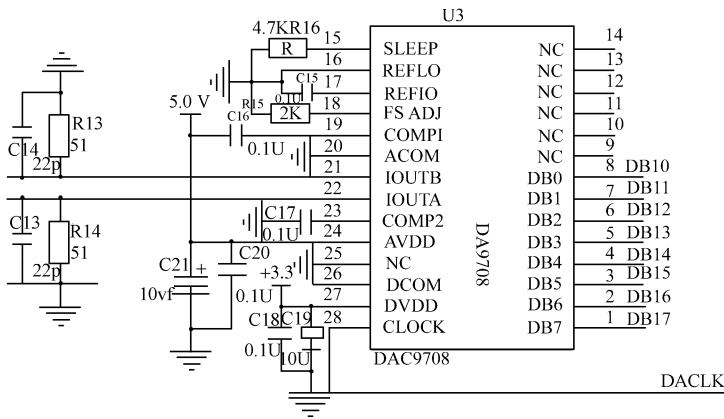


图 6 视频信号的数/模转换电路  
Fig. 6 Video signal D/A converter circuit

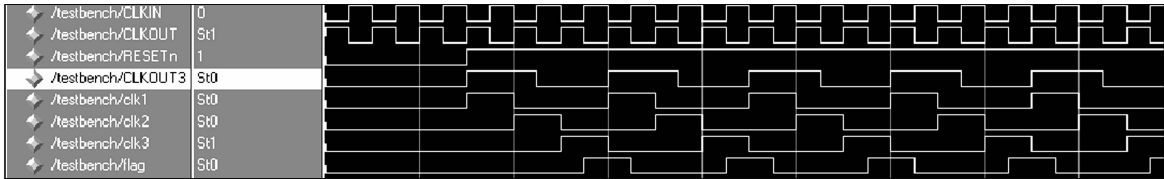


图 7 FPGA 仿真时序图  
Fig. 7 FPGA simulation timing diagram

为了能在光纤中有效的传输,选择对传输信号进行 CIMT 编码,其编码效率最高达 83.3%<sup>[6]</sup>. CIMT 码有数据帧、控制帧和填充帧 3 种帧形式,可以发送任意需要传送的数据和控制信息. 每一帧都以

C-Field 开始,其后接着 D-Field. 其中:D-Field 组成的数据位可以是 16 位或 20 位,控制位(C-Field)由 4 位数据码组成,接收端可以此提取并锁定数据的类型与状态. 填充帧是在发射端没有数据信号时及发射端和接收端建立连接时产生.

在 3 种帧的主瞬变点处是接收端恢复时钟信号的参考点,采用 16 位数据. CIMT 码的编码原理是:多个控制信号和 16/20 路并行数据信号在一个帧周期的上升沿到来时被锁存,分别进入控制逻辑、C-Field 编码器及 D-Field 编码器进行码域和数据域编码. 其中:C-Field 的 4 位码码形由标志位控制状态和当前的标志位的逻辑确定. 该 4 位码中包含一个主瞬变点(Master Transition),用于接收端同步定时信息的提取.

符号求和电路将经编码后的码组进行符号求和,计算其数字和或游程数字和 RDS(Running Digital Sum). 具体的做法是:以+1 和-1 分别代表码组中的 1 和 0 码,然后相加求和. 累加/翻转电路根据前一帧的数字和来确定当前合成帧的翻转与否. 若当前帧的数字和与上一帧的数字和符号相同,则将当前帧翻转;否则,其翻转与否取决于对标志位的控制设置状态.

2.9 并串转换模块

系统主控核心 FPGA 对数字化的视频、语音信号进行时分复用后,将视频语音混合信号送给并串转换器. 并串转换模块主要实现对并串转换器的时序控制,使能控制和数据输入控制. 通过并串转换模块后,输出的高速数字信号可以通过光发射器发射到光纤上去进行传输.

3 结束语

采用的方案是使用美国 ALTERA 公司的 EP2C35,实现了 4 路视音频信号的传输. 此方案可应用于营业大厅监控、金库的监控、自动提款机及自助银行监控等. 实验证明,该系统工作稳定可靠,实时传输效果好. 通过改进和完善后,将能进一步提高系统的功能,能更好的满足实际需要.

参考文献:

[1] 生安财,孟克. 基于 CPLD 的数字光端机的设计与实现[J]. 应用科技,2007,34,(11):43-45.  
[2] 尹哲元. 四路数字视频光纤传输系统[D]. 哈尔滨:哈尔滨工业大学,2004.  
[3] 远坂俊昭. 测量电子电路设计:滤波器[M]. 彭军,译. 北京:科学出版社,2006.  
[4] 姜秀华. 数字电视原理与应用[M]. 北京:人民邮电出版社,2003.  
[5] 谢润华,黄佩伟. 多速率码流同步复接方案设计与实现[J]. 通信技术,2001(5):20-22.  
[6] 王志刚,范录宏,周正欧. CIMT 线路码的功率谱分析[J]. 通信学报,1999,20(11):31-36.

Design of Optical Fiber Transmission System for  
Four-Channel Video and Audio Signals

LIN Lin, WANG Jia-xian, LING Chao-dong

(College of Information Science and Engineering, Huaqiao University, Quanzhou 362021, China)

**Abstract:** A special-application digital optical fiber transmission system is designed by using programmable logic devices, serial-to-parallel converters and optical transceivers. The multi-channel analog baseband video and audio signals are digitalized and converted to high speed data flow. These parallel high speed data flows are multiplexed using TDM technology in FPGA and converted to a serial data flow. Then the serial data flow is outputted to the optical transmitter and coupled into optical fiber to transmit finally. The receiver restores original analog baseband signals through the inverse process. The experiment results show that the system works stable and reliable in the case of real-time transmission.

**Keywords:** optical fiber transmission; analog-to-digital converter; digital-to-analog converter; time division multiplexing; video signal; audio signal