

文章编号: 1000-5013(2009)01-0027-03

退火对 NiCr 薄膜阻值的影响分析

谢 生¹, 侯玉文¹, 陈 朝², 毛陆虹¹, 陈松岩²

(1. 天津大学 电子信息工程学院, 天津 300072; 2. 厦门大学 物理系, 福建 厦门 361005)

摘要: 采用磁控溅射方法在 Si 衬底上沉积 NiCr 薄膜, 通过金属剥离技术制备不同膜厚的 NiCr 薄膜电阻. 对不同膜厚样品退火前后阻值的测试表明, 磁控溅射沉积 NiCr 薄膜的晶粒较小, 退火前样品阻值较大. 当退火温度超过 350 ℃ 后, 薄膜中的细小晶粒合并为较大的晶粒, 晶粒间界面面积减小, 电阻率也相应减小; 而经过 450 ℃ 退火 5 min 后, 晶粒尺寸趋于饱和, 进一步的退火时间对阻值的变化影响不大.

关键词: 镍铬; 薄膜电阻; 热退火; 磁控溅射

中图分类号: O 484.4⁺ 2; T N 451

文献标识码: A

由于化合物半导体集成电路没有 Si 互补型金属氧化物半导体(CMOS)集成电路中的多晶硅、阱区或扩散区电阻, 因此, 需要精确阻值的偏置网络、反馈控制和平衡应用等方面多采用金属薄膜或合金薄膜, 如 InSb, CuIn, NiCr 等^[1-3]. 质量比为 80: 20 的 NiCr(Ni₈₀Cr₂₀)薄膜出现得比较早, 而且具有较高的电阻率、较小的电阻温度系数, 以及良好的热稳定性和化学稳定性^[4], 因此, 广泛应用于化合物半导体集成电路^[5-8]. 在化合物半导体集成电路制备工艺中, 完成薄膜电阻制备还需经过合金化等一系列热处理, 并使电阻薄膜发生很多变化, 如释放内应力、解吸附气体分子、生长表面氧化膜, 这些变化显然会影响薄膜电阻的阻值. 为了摸索 NiCr 薄膜电阻随退火条件的变化规律, 为 InP 基 PIN-HEMT 光接收机芯片提供精确的反馈电阻^[9], 本文对 Ni₈₀Cr₂₀ 薄膜随退火温度和时间的变化规律进行了详细的研究.

1 实验方法

1.1 制备工艺

虽然电阻薄膜可通过真空蒸发和电子束蒸发获得, 但由于 Ni/ Cr 的蒸汽压相差很大(1 200 ℃ 时, Cr 的蒸汽速率比 Ni 快 100 倍^[10]), 所以这两种方法很难精确控制膜层中的 Ni 与 Cr 的比例. 为保证 Ni/ Cr 的质量比为 80: 20, 采用 JS3X-100B 型磁控溅射镀膜机溅射 Ni₈₀Cr₂₀ 合金靶. 溅射工艺: 功率 200 W, 转速 20 r · min⁻¹, 衬底温度 25 ℃, Ar 的流量 70 mL · min⁻¹, 本底真空度小于 10⁻³ Pa.

为了与集成电路工艺兼容, 溅射前先在 Si 衬底上沉积 50 nm 的 SiO₂ 介质膜, 然后通过光刻, 沉积 NiCr 薄膜, 并采用剥离工艺来制备薄膜电阻. 为了降低接触电阻, 提高测量精度, 在 NiCr 薄膜上溅射 100 nm 的 Au, 通过化学方法腐蚀出接触图形, 制备后的 NiCr 薄膜电阻的结构, 如图 1 所示. 为了研究退火条件对薄膜阻值的影响, 在完成初始阻值测试后, 将薄膜电阻放入 RTP- II 型快速退火炉进行热处理, 保护气体为高纯 N₂.

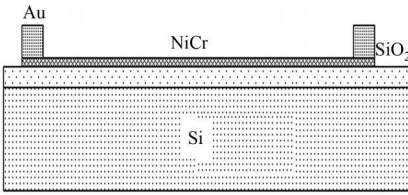


图 1 NiCr 薄膜电阻的截面图

Fig.1 Cross section of NiCr film resistance

1.2 测试方法

采用 XJ4810 型半导体晶体管特性图示仪和与其配套的探针台, 直接测量薄膜电阻的 *I*-*V* 曲线以

收稿日期: 2008-05-22

通信作者: 侯玉文(1966), 男, 副研究员, 主要从事半导体光电器件与集成光电子学的研究. E-mail: hywl@tj.tsinghua.org.cn.

基金项目: 国家自然科学基金重点资助项目(60736035)

获得电阻值,所选档位的测试精度分别为 $1\text{ mA}\cdot\text{div}^{-1}$ 和 $0.5\text{ V}\cdot\text{div}^{-1}$. 由于制备电阻阻值为千欧姆量级,因此薄膜和探针的接触电阻可以忽略不计. 测试过程中,所测电阻按版图排列顺序测量.

2 结果分析

当 NiCr 薄膜电阻的膜厚为 50 nm 、线宽为 $15\text{ }\mu\text{m}$ 、总长度为 $720\text{ }\mu\text{m}$ 时,实验测得电阻的典型值为 $1.56\sim 1.70\text{ k}\Omega$,平均电阻值 R_{ave} (平均电阻值为 5 次测试结果的平均值)和方块电阻 R_s 分别为 $1.63\text{ k}\Omega$ 和 $33.96\text{ }\Omega$,电阻率 ρ 为 $1.7\times 10^{-6}\text{ }\Omega\cdot\text{m}$,最大阻值偏差为 14.1% . 阻值偏差是由于薄膜厚度不均匀造成的, Dektak3 Series 台式表面轮廓仪测试表明,设计厚度为 50 nm 的 NiCr 薄膜的实测厚度在 $49\sim 51.7\text{ nm}$ 之间. 实验测得膜厚 43 nm 的 NiCr 薄膜电阻的典型电阻值为 $1.8\sim 2.3\text{ k}\Omega$,阻值的离散性较大,这是由于薄膜沉积过程不稳定、样品的膜厚偏差较大造成的. 一方面可以通过改进工艺条件,提高薄膜的均匀性;另一方面,可以通过精确的激光调阻^[11]来控制设计电阻阻值的公差.

为了提高薄膜的均匀性,将溅射功率降至 150 W ,转速提高到 $25\text{ r}\cdot\text{min}^{-1}$,保持其他工艺参数不变,制备膜厚 30 nm 的 NiCr 电阻. 膜厚 30 nm 电阻的阻值较 50 nm 和 43 nm 更趋于平均,说明改进的工艺条件提高了 NiCr 薄膜的均匀性. 通过计算可知,膜厚 30 nm NiCr 薄膜的方块电阻 R_s 为 $51.46\text{ }\Omega$,电阻率 ρ 为 $1.54\times 10^{-4}\text{ }\Omega\cdot\text{m}$.

对比不同厚度的平均方块电阻可知,方块电阻随着薄厚降低而增大,这与方块电阻的定义($R_s=\rho/d$)是一致的. ρ 的变化是由于实验用电阻薄膜的厚度在 $30\sim 50\text{ nm}$ 之间,与薄膜中电子的平均自由程相当. 因此,根据费-桑理论^[2]可知,薄膜电阻率 ρ 不同于体材料电阻率 ρ_v ,而是和 K ($K=\text{膜厚/电子自由波长}$)有关. 另外,研究表明,薄膜电阻率还与成膜过程的各种物理、化学过程所引入的表面状态、晶格结构等有着密切的联系^[1,3].

3 退火条件对阻值的影响

由于磁控溅射的 NiCr 薄膜呈多晶结构,因此对其进行热处理时会产生晶粒尺寸增大的凝聚效应^[12],使得 NiCr 薄膜的阻值随退火温度的升高而降低,并最终趋于稳定. 根据 InP 基 PIN-HEMT 探测放大电路中 n 型和 p 型欧姆接触的退火温度^[9],在 $300\sim 500\text{ }^\circ\text{C}$ 范围内考察退火温度对阻值的影响. 其中,样品膜厚为 50 nm ,退火时间 10 min ,保护气氛为高纯氮气. 测试结果表明,在相同的退火时间和气氛下,高温退火对阻值变化的影响更为严重. 这是因为高的退火温度使薄膜中的细小晶粒合并为更大的晶粒,晶粒间界面面积减小,电阻率也相应减小,因而薄膜电阻的阻值降低严重.

如果将样品退火后的阻值对退火前的阻值进行归一化,可以得到 NiCr 薄膜归一化阻值 $I(R)$ 随退火温度的变化,如图 2(a) 所示. 其中, $0\text{ }^\circ\text{C}$ 表示未退火样品的归一化阻值. 从图 2(a) 中可以看到,在退火温度小于 $350\text{ }^\circ\text{C}$ 之前,退火温度对阻值的影响很小;超过 $350\text{ }^\circ\text{C}$ 后,薄膜电阻阻值随退火温度增加急剧

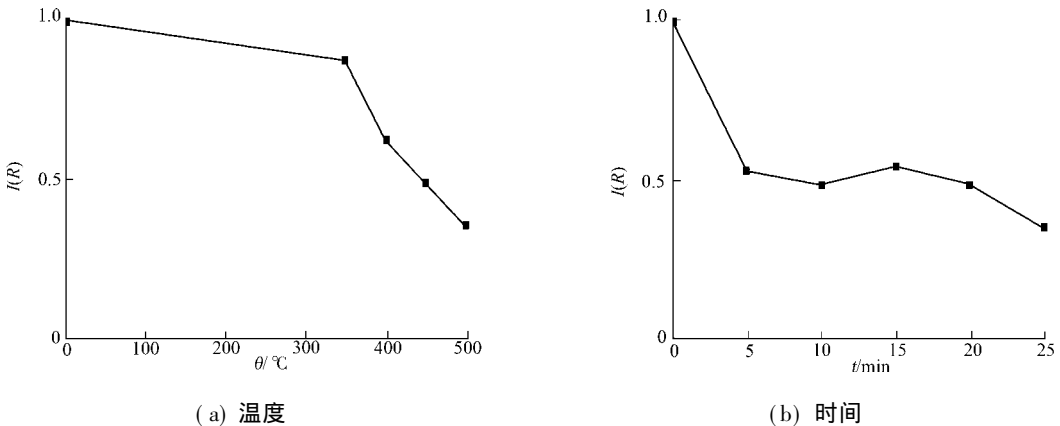


图 2 阻值随退火温度和时间的变化

Fig. 2 Variation of resistance with annealing temperature and time

下降. 这与文[3]中 40 nm 厚 NiCr 薄膜电阻随退火温度的转折点基本相同. 高温退火使得小晶粒凝聚

为大晶粒,电阻率降低,而当退火温度小于 350 ℃时,晶粒凝聚效应并不显著,退火过程只是增大原子的表面和界面扩散能量,使薄膜致密化,因而随退火温度的变化不大.采用和图 2(a)相同的归一化方法,可以得到 NiCr 薄膜归一化阻值 $I(R)$ 随退火时间的变化,如图 2(b)所示.从图 2(b)可以看到,除了初始退火的 5 min 使阻值下降两倍外,再延长退火时间对阻值的影响不大.说明在 450 ℃退火时,薄膜中的晶粒尺寸是逐渐增大,最后趋向一个饱和晶粒尺寸值.当晶粒尺寸达到饱和后,退火时间对阻值的变化基本不影响.

4 结束语

通过对 NiCr 薄膜电阻的制备、测试和分析,掌握了薄膜沉积条件和退火处理对 NiCr 薄膜电阻阻值的影响,为 InP 基 PIN-HEMT 光接收机芯片中反馈电阻 R_f 的设计、制备提供了可靠的依据.通过优化设计、精心制备,可以获得满足电路要求的高稳定性 NiCr 薄膜电阻.

参考文献:

- [1] 张小玲,孙承松,李云鹏,等.溅射条件对 InSb 薄膜方块电阻的影响[J].传感器世界,1998(3):11-15.
- [2] 马忠权,徐少辉,简基康,等.共溅射法制备 Cu In 合金膜及电学性质分析[J].新疆大学学报:自然科学版,2002,19(1):1-5.
- [3] 张丽娟,王 芳,孙承松,等.高稳定 NiCr 薄膜电阻的研究[J].微处理机,2005(4):7-8.
- [4] 贾德昌.电子材料[M].哈尔滨:哈尔滨工业大学出版社,2000:24-26.
- [5] 朱 恩,王志功,冯 军,等.2.5~40 Gb/s 光收发关键器件芯片技术[J].中国有色金属学报,2007,14(1):369-380.
- [6] 陈立强,张 健,李志强,等.面向 5 GHz 无线应用的单片 InGaP/GaAs HBT 压控振荡器(英文)[J].半导体学报,2007,28(6):823-828.
- [7] TOSHIHIDE SUZUKI, TSUYOSHI TAKAHASHI, TATSUYA HIROSE, et al. A 80 Gbit/s D-type flip flop circuit using InP HEMT technology[J]. IEEE Journal of Solid state Circuits, 2004,39(10):1706-1711.
- [8] STEPHEN H, RAMANAN B, TENTZERIS M M, et al. Modified Wilkinson power dividers for millimeter wave integrated circuits[J]. IEEE Transactions on Microwave Theory and Techniques, 2007,55(11):2439-2446.
- [9] 谢 生. InP 基 PIN-HEMT 光接收机的理论、设计及其关键工艺研究[D].厦门:厦门大学,2006.
- [10] 孔庆升,薄膜电子学[M].北京:电子工业出版社,1994:37-39.
- [11] 张景旭,田兴志.厚、薄膜电阻激光快速微调技术[J].光机电信息,2000,17(7):23-26.
- [12] 穆 杰,张开方,李玉茹.集成电路镍铬薄膜的电阻特性和热处理效应[J].半导体情报,1994,31(6):16-19.

Analysis the Influence of Annealing on the Resistance of NiCr Thin Film

XIE Sheng¹, HOU Yu-wen¹, CHEN Chao²,
MAO Lu hong¹, CHEN Song-yan²

(1. School of Electronic Information Engineering, Tianjin University, Tianjin 300072, China;

2. Department of Physics, Xiamen University, Xiamen 361005, China)

Abstract: Ni₈₀Cr₂₀ thin films with different thickness were prepared on Si substrate by magnetron sputtering method, and the film resistances were fabricated by lift-off technique. The experimental results showed that the as-deposited grains were small, and therefore the resistance was large. When the annealing temperature exceeded 350 ℃, the small grains merged into a large one, the intercrystalline area decreased, and the resistance decreased drastically. The grain size tended to saturation when the annealing was carried out at 450 ℃ for 5 min, and the influence of annealing time on the resistance can be neglected.

Keywords: NiCr; film resistance; annealing; magnetron sputtering

(责任编辑:黄仲一 英文审校:吴逢铁)